

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: SHOICHIRO MATSUMOTO )  
FOR: DISPLAY CIRCUIT )

CLAIM FOR PRIORITY

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

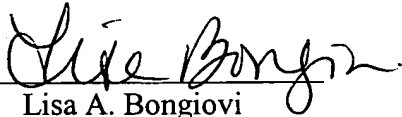
Dear Commissioner:

Enclosed herewith is a certified copy of Japanese Patent Application No. 2003-088238 filed on March 27, 2003. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicant hereby claims the benefit of the filing date of March 27, 2003, of the Japanese Patent Application No. 2003-088238, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

CANTOR COLBURN LLP

By: 

Lisa A. Bongiovi  
Registration No. 48,933  
Cantor Colburn LLP  
55 Griffin Road South  
Bloomfield, CT 06002  
Telephone: (860) 286-2929  
Customer No. 23413

Date: March 25, 2004

Translation of Priority Certificate

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: March 27, 2003

Application Number: Patent Application  
No. 2003-088238

[ST.10/C]: [JP2003-088238]

Applicant(s): SANYO ELECTRIC CO., LTD.

March 8, 2004

Commissioner, Japan Patent Office Yasuo Imai

Priority Certificate No. 2004-3017841

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 2 7 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 8 8 2 3 8  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 3 - 0 8 8 2 3 8 ]

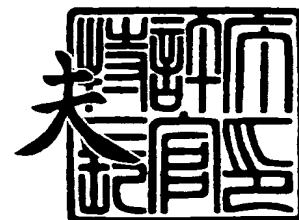
出      願      人                      三 洋 電 機 株 式 会 社  
Applicant(s):



2 0 0 4 年    3 月    8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 4 - 3 0 1 7 8 4 1

【書類名】 特許願

【整理番号】 RSL1030008

【提出日】 平成15年 3月27日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 9/30

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社  
社内

【氏名】 松本 昭一郎

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100075258

【弁理士】

【氏名又は名称】 吉田 研二

【電話番号】 0422-21-2340

【選任した代理人】

【識別番号】 100096976

【弁理士】

【氏名又は名称】 石田 純

【電話番号】 0422-21-2340

【手数料の表示】

【予納台帳番号】 001753

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示回路

【特許請求の範囲】

【請求項 1】 マトリクス状に配置された画素毎に発光素子を有し、各画素にビデオ信号に相当する電圧信号をそれぞれ供給して、表示を行う表示回路であって、

ビデオ信号に相当する列方向における画素毎の電流信号を順次電圧信号に変換する複数の電流／電圧変換部と、

この電流電圧変換部から出力される列方向の画素の電圧信号が順次供給される複数のデータラインと、

このデータラインからの電圧信号を制御端に受け、前記発光素子への電流供給を制御する駆動素子と、

を有し、

前記電流／電圧変換部は、選択された画素のビデオ信号に対応する電流を流しながら対応する電圧信号をデータラインに供給して、前記駆動素子の制御端の電圧を設定することを特徴とする表示回路。

【請求項 2】 マトリクス状に配置された画素毎に発光素子を有し、各画素にビデオ信号に相当する電圧信号をそれぞれ供給して、表示を行う表示回路であって、

ビデオ信号に相当する列方向における画素毎の電流信号を順次電圧信号に変換する複数の電流／電圧変換部と、

この電流電圧変換部から出力される列方向の画素の電圧信号が順次供給される複数のデータラインと、

各画素に対応して設けられ、データラインから供給される当該画素についての電圧信号を補助容量に蓄積すると共にこの補助容量に蓄積された電圧に応じた電流を駆動素子に流して発光素子を発光させる複数の画素回路と、

を有し、

前記電流／電圧変換部は、選択された画素の補助容量が接続された状態で、その画素のビデオ信号に対応する電流を流しながら対応する電圧信号をデータライ

ンに供給して補助容量の電圧を設定することを特徴とする表示回路。

【請求項 3】 請求項 1 または 2 に記載の回路において、

前記電流／電圧変換部は、1 つのデータラインに対応して 1 つ設けられることを特徴とする表示回路。

【請求項 4】 請求項 1 または 2 に記載の回路において、

前記電流／電圧変換部は、1 つのデータラインに対応して複数設けられることを特徴とする表示回路。

【請求項 5】 請求項 4 に記載の回路において、

前記複数の電流／電圧変換部は、1 つのデータラインの両端に相対して設けられることを特徴とする表示回路。

【請求項 6】 請求項 1 ～ 5 のいずれか 1 つに記載の回路において、

前記電流／電圧変換部は、1 つのダイオード接続されたトランジスタにより構成されることを特徴とする表示回路。

【請求項 7】 請求項 1 ～ 5 のいずれか 1 つに記載の回路において、

前記電流／電圧変換部は、複数のダイオード接続されたトランジスタにより構成されることを特徴とする表示回路。

【請求項 8】 請求項 1 ～ 7 のいずれか 1 つに記載の表示回路を搭載したことを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マトリクス状に配置された発光素子にビデオ信号に相当する電圧信号をそれぞれ供給して、表示を行う表示回路に関する。

【0002】

【従来の技術】

自発光素子であるエレクトロルミネッセンス (Electroluminescence：以下 EL) 素子を各画素に発光素子として用いた EL 表示装置は、自発光型であると共に、薄く消費電力が小さい等の有利な点があり、液晶表示回路 (LCD) や CRT などの表示回路に代わる表示回路として注目されている。

**【0003】**

特に、EL素子を個別に制御する薄膜トランジスタ（TFT）などのスイッチ素子を各画素に設け、画素毎にEL素子を制御するアクティブマトリクス型EL表示回路では、高精細な表示が可能である。

**【0004】**

このアクティブマトリクス型EL表示回路では、基板上に複数本のゲートラインが行方向に延び、複数本のデータライン及び電源ラインが列方向に延びており、各画素は有機EL素子と、選択TFT、駆動用TFT及び補助容量を備えている。ゲートラインを選択することで選択TFTをオンし、データライン上のデータ電圧を補助容量に充電し、この電圧で駆動TFTをオンして電源ラインからの電力を有機EL素子に流している。

**【0005】**

また、特許文献1には、各画素において、制御用のトランジスタとしてpチャネルの2つのTFTの2つを追加し、データラインに表示データに応じたデータ電流を流す回路が示されている。

この特許文献1には、ビデオ信号に相当するデータ電流をデータラインに流し、このデータ電流を電流電圧変換用TFTに流して駆動TFTのゲート電圧を設定する回路が示されている。また、この特許文献1に記載の回路では、電流電圧変換用TFTを2つの画素に共通化して利用している。

**【特許文献1】**

特開 2001-147659号公報

**【0006】****【発明が解決しようとする課題】**

上述のように、特許文献1に記載の回路によれば、データラインに流れる電流に応じて、駆動TFTのゲート電圧を設定することができる。このため、データラインに電圧信号を供給するものと比較して、正確なEL素子の駆動電流制御が行える。また、電流電圧変換用のTFTを共用することで、素子数を比較的少なくできる。

しかし、この特許文献1の回路では、画素部分に配置する素子数が多く、開口



率が低下し、また素子数の増加に伴い歩留まりが低下するという問題があった。さらに、電流電圧変換素子を共通化することにより、画素間で、開口率の偏りが生じ、表示品質が低下するという問題もあった。

#### 【0007】

##### 【課題を解決するための手段】

本発明は、マトリクス状に配置された画素毎に発光素子を有し、各画素にビデオ信号に相当する電圧信号をそれぞれ供給して、表示を行う表示回路であって、ビデオ信号に相当する列方向における画素毎の電流信号を順次電圧信号に変換する複数の電流／電圧変換部と、この電流電圧変換部から出力される列方向の画素の電圧信号が順次供給される複数のデータラインと、このデータラインからの電圧信号を制御端に受け、前記発光素子への電流供給を制御する駆動素子と、を有し、前記電流／電圧変換部は、選択された画素のビデオ信号に対応する電流を流しながら対応する電圧信号をデータラインに供給して、前記駆動素子の制御端の電圧を設定することを特徴とする。

#### 【0008】

本発明は、マトリクス状に配置された画素毎に発光素子を有し、各画素にビデオ信号に相当する電圧信号をそれぞれ供給して、表示を行う表示回路であって、ビデオ信号に相当する列方向における画素毎の電流信号を順次電圧信号に変換する複数の電流／電圧変換部と、この電流電圧変換部から出力される列方向の画素の電圧信号が順次供給される複数のデータラインと、各画素に対応して設けられ、データラインから供給される当該画素についての電圧信号を補助容量に蓄積すると共にこの補助容量に蓄積された電圧に応じた電流を駆動素子に流して発光素子を発光させる複数の画素回路と、を有し、前記電流／電圧変換部は、選択された画素の補助容量が接続された状態で、その画素のビデオ信号に対応する電流を流しながら対応する電圧信号をデータラインに供給して補助容量の電圧を設定することを特徴とする。

#### 【0009】

このように、電流／電圧変換部によって、電流信号を電圧信号に変換して電圧信号をデータラインに供給する。従って、画素回路は、電圧信号により駆動され

る簡単な回路でよい。また、この画素回路が接続された状態で、電流信号に応じた電圧がデータラインにセットされるため、電圧信号を直接画素回路に供給する場合に比べて正確な画素回路の駆動が行える。

【0010】

なお、TFTなどの駆動素子は、必然的に寄生容量を持つため、補助容量を積極的に設ける必要は必ずしもない。

【0011】

また、前記電流／電圧変換部は、1つのデータラインに対応して1つ設けられることが好適である。

【0012】

また、前記電流／電圧変換部は、1つのデータラインに対応して複数設けられることが好適である。

【0013】

また、前記複数の電流／電圧変換部は、1つのデータラインの両端に相對して設けられることが好適である。

【0014】

また、前記電流／電圧変換部は、1つのダイオード接続されたトランジスタにより構成されることが好適である。

【0015】

また、前記電流／電圧変換部は、複数のダイオード接続されたトランジスタにより構成されることが好適である。

【0016】

また、本発明は、上述のような表示回路を搭載した表示装置であることも好適である。

【0017】

【発明の実施の形態】

以下、本発明の実施形態について、図面に基づいて説明する。

【0018】

図1は、実施形態の構成を示す図であり、データライン毎に設けられる電流源

10は、そのデータラインに接続される画素毎の表示データについての電流  $I_w$  を順次流す。この電流源10には、電流／電圧変換部12が接続されている。

#### 【0019】

この電流／電圧変換部12には、列方向に伸びるデータラインDLが接続されており、このデータラインDLにここに接続される画素毎の表示データが電圧信号として順次供給される。なお、このデータラインDLに供給される電圧信号は、高電位の電源PVD Dに対し表示データの輝度に応じた電圧だけ小さい信号である。

#### 【0020】

次に、データラインDLに接続される各画素回路の構成について説明する。まず、データラインDLには、pチャンネルの選択TF T 20のソースが接続され、この選択TF T 20のゲートは、その行のゲートラインGL (GL 1 ~ GL n) に接続されている。また、この選択TF T 20のドレインは、pチャンネルの駆動TF T 22のゲートに接続されている。この駆動TF T 22のゲートには、補助容量24の一端が接続され、この補助容量24の他端は、電源PVD Dに接続された列方向に伸びる電源ラインPLに接続されている。

#### 【0021】

また、駆動TF T 22のソースは電源ラインPLに接続され、ドレインは有機EL素子26のアノードに接続されている。そして、有機EL素子26のカソードは、低電位のカソード電源CVに接続されている。

#### 【0022】

このような画素回路は、データラインDLに1列分の個数だけ接続されている。また、データラインDLは、画素の行数分設けられており、例えばm行×n列のマトリクスであれば、1列にm個の画素回路が設けられ、これがn列配置され、従ってn本のゲートラインGLと、m本のデータラインDLが設けられることになる。

#### 【0023】

このような回路において、ビデオ信号は、電流信号として与えられる。例えば、1水平ライン分のビデオ信号に応じて、1列ごとに設けられた各電流源10の

すべてが、対応する画素における表示のための電流  $I_w$  を流す。これによって、電流／電圧変換部 12 から電流源 10 に流れる電流  $I_w$  に応じた電圧が出力される。

#### 【0024】

一方、供給するビデオ信号に対応する行のゲートライン GL は L とされ、ここに接続される該当行の選択 TFT 20 がオンされている。そこで、電流／電圧変換部 12 の出力は、駆動 TFT 22 のゲートにセットされ、これが補助容量 24 に保持される。

#### 【0025】

ここで、電流／電圧変換部 12 は、電流に応じた電圧を出力するが、この際の電圧は、実際に表示を行うべき駆動 TFT 22 のゲートが接続されている状態で設定される。すなわち、駆動 TFT 22 のゲート電圧は、電流／電圧変換部 12 に入力される電流を対応した電圧にセットされる。従って、電圧信号を直接駆動 TFT 22 のゲートにセットする場合に比べ、正確な TFT 22 のゲート電圧設定を行うことができる。

#### 【0026】

そして、各画素回路自体は、通常の電圧信号に応じて、動作する画素回路と同様に、2つの TFT、1つの補助容量、1つの EL 素子によって構成されるため、素子数は少なく、開口率を上げることができる。

#### 【0027】

なお、上述の構成では、補助容量 24 を設けているが、TFT などの駆動素子は、必然的に寄生容量を持つ。このため、補助容量 24 を積極的に設ける必要は必ずしもなく、これを省略することもできる。

#### 【0028】

また、図 7 に示すように、電源 PVDD を電流／電圧変換部からみて各画素が配置される表示領域の手前側（最近端）と、表示領域の向こう側（最遠端）の両方に直接入力することも好適である。この構成によって、画素内電圧低下を低減することができる。

#### 【0029】

次に、図 2 には、他の実施形態の構成が示されている。この例では、データライン 14 の両端に電流／電圧変換部 12 が設けられている。このように、電流／電圧変換部 12 をデータライン 14 の両端に接続して設けることによって、画素回路の位置によらず、より適切な駆動 T F T 22 のゲート電圧の設定が行える。

#### 【0030】

図 3 には、この図 2 の構成における電流／電圧変換 12 の内部の構成を示している。

#### 【0031】

このように、電流／電圧変換部 12 は、ダイオード接続（ドレイン・ゲート間ショート）された 1 つの p チャンネル T F T 30 によって構成される。すなわち、T F T 30 のソースは、電源ライン P L に接続され、ソースが電流源 10 に接続される。そして、ドレイン／ゲート間はショートされ、そのドレイン・ゲートがデータライン D L に接続されている。

#### 【0032】

従って、T F T 30 と、オンになっている選択 T F T 20 に接続されている駆動 T F T 22 は、カレントミラーの関係になる。そこで、駆動 T F T 22 に実際に電流源 10 に流れる電流  $I_w$  に対応した電流が流れ、そのときの駆動 T F T 22 のゲート電圧が補助容量 24 に保持される。このため、駆動 T F T 22 のゲート電圧が電流  $I_w$  を駆動 T F T 22 に流すための電圧に設定される。

#### 【0033】

また、データライン 14 の他端には、ドレイン・ゲート間がショートされた T F T 32 が接続されており、この T F T 32 は、上述したように回路的に T F T 30 と並列接続される関係にあり、データライン 14 の電圧を安定化することができる。

#### 【0034】

なお、図 3 において、データライン 14 の両側に電流／電圧変換回路（T F T 30、32）12 を配置した例について、説明したが、図 1 に対応するように、電流／電圧変換部（T F T 30）12 を 1 つだけとしてもよい。

#### 【0035】

図4には、さらに他の実施形態の構成が示してある。この例では、電流／電圧変換回路12に構成するTF T30、32に並列してTF T34、36を設けている。すなわち、TF T30のソース、ドレイン、ゲートにそれぞれソース、ドレイン、ゲートが接続されたTF T34と、TF T32のソース、ドレイン、ゲートにそれぞれソース、ドレイン、ゲートが接続されたTF T36とが接続されている。このように、ダイオード接続されたTF Tをそのまま並列接続することによって、これらより正確な電流／電圧変換を達成することができる。

#### 【0036】

さらに、図5には、通常のビデオ信号を受け入れて動作するパネルの構成例が示してある。

#### 【0037】

この例では、水平ラインの画素毎に電圧値が変化する信号であって、水平欄を順次変更する通常のビデオ信号が入力されてくる。そして、この信号は、RGB別々に入力されてくる。図示の例では、R信号により動作する画素列を示してある。水平シフトレジスタ40は、ビデオ信号の自己の列（画素）のビデオ信号のタイミングでHを出力する。

#### 【0038】

シフトレジスタ40の出力には、一対のnチャンネルTF T42A、42Bのゲートが接続されている。このTF T42A、42Bは、そのドレインがビデオ信号ラインに接続されている（この例ではR信号ライン）。また、TF T42A、42BのソースはnチャンネルTF T44A、44Bのドレインに接続され、このTF T44A、44Bのソースは、ビデオデータ処理回路46A、46Bに接続されている。さらに、TF T44A、44Bのゲートには、それぞれデータ選択信号DSA、DSBが入力されている。

#### 【0039】

ビデオデータ処理回路46A、46Bは、各列に対応して設けられ、それぞれ入力されてくる対応する画素のビデオ信号を記憶し、この記憶したビデオ信号を電流信号に変換して出力する。ここでは、1ラインの中の1列に対応する1つのビデオデータ処理回路46A、46Bのみを示しているため、このビデオデータ

処理回路 46A、46Bは、1画素分のデータを記憶しこれを1ラインの期間にわたって、電流に変換して出力する。なお、ここでビデオデータ処理回路 46A、46Bの2つが設けられているのは、ビデオデータ処理回路 46A、46Bの一方に1ライン分のビデオデータが順次入力されて記憶された場合に、そのビデオデータ処理回路 46A、46Bがその後の1ラインの期間記憶したデータに対応する電流を出力し、その出力している期間に他方のビデオデータ処理回路 46B、46Aが次のラインのデータを記憶しておくためである。

#### 【0040】

ビデオデータ処理回路 46A、46Bの出力は、nチャンネルTFT 48A、48Bのドレインに接続されており、このTFT 48B、48Aのゲートには、選択信号DSA、DSBが供給されている。そして、これらTFT 48B、48Aのソースは短絡され、電流／電圧変換部12のTFT 30のゲートおよびソースに接続されている。

#### 【0041】

従って、TFT 46Aがオンになっているときには、TFT 48Bがオンとなり、ビデオデータ処理回路 46Bの出力がデータ電流／電圧変換回路12に供給され、TFT 46Bがオンになっているときには、TFT 48Aがオンとなり、ビデオデータ処理回路 46Aの出力がデータ電流／電圧変換回路12に供給される。これによって、前のラインのビデオ信号によって1ライン分のデータが書き込まれた後その1ライン分のデータが1ラインの期間それぞれ出力される動作が順次繰り返されることになる。

#### 【0042】

この回路において、画素回路は上述の例と同様である。従って、電流／電圧変換回路12のTFT 30に流れる電流に基づいて、駆動TFT 22のゲート電圧が決定され、これが補助容量24により保持され、1フレームの期間にわたって、発光が維持される。

#### 【0043】

図6には、図5の実施形態の回路における動作のタイミングチャートが示してある。DSA、DSBは、1水平期間(1H)毎にH、Lを繰り返す相補的な信

号であり、極性が反対になっている。シフトレジスタ 40 から出力される HSW 1、HSW 2、・・・は、各列のビデオデータ処理回路 46 がビデオ信号データを取り込むタイミングを制御するものであり、ビデオ信号の各列の画素の信号が供給される段階で、各列に対応した HSW 1、2、・・・が順次 H になり、TFT 44 A または 44 B のいずれか ON になっている方のビデオデータ処理回路 46 A、46 B に順次取り込まれる。

#### 【0044】

DSB が H の場合には、ビデオデータ処理回路 46 A にビデオ信号が取り込まれ、DSA が L になり DSB が H となるビデオデータ処理回路 46 B にビデオ信号が取り込まれる時に、GL 1 が H となっており、すべてのビデオデータ処理回路 46 A からの出力が 1 H 期間各データライン DL に供給される。そこで、この Data 1 (列) - 1 (行)、1 - 2、・・・に基づき、各画素回路が発光する。このとき、1 ライン分のビデオデータはビデオデータ処理回路 46 B に順次記憶される。

#### 【0045】

次の水平期間では、GL 2 が H となっており、かつすべてのビデオデータ処理回路 46 A からの出力が 1 H 期間各データライン DL に供給される。そこで、この Data 1 - 1、2 - 1、・・・に基づき、各画素回路が発光する。

#### 【0046】

このように、この図 5 の回路によれば、入力されてくるビデオ信号は、一般的なビデオ信号でよく、これを電流信号に変換することによって、各画素回路における電流量制御を正確なものにできる。さらに、画素回路自体は、電圧供給による 2 TFT の回路でよく、開口率を減少することがないというメリットも得られる。

#### 【0047】

なお、上述の説明では、電流／電圧変換回路 12 を 1 列に 1 つ設けたが、この電流／電圧変換回路 12 は、1 フレームにおいて、対応する列のデータが処理するときのみに、動作するものであり、1 つの電流／電圧変換回路 12 を複数列に切り換えて用いてもよい。



## 【0048】

なお、上述のような回路は、通常ガラス基板などの上に形成される。すなわち、TFT基板上には、周辺の駆動回路や、画素毎の画素回路などが形成されるとともに各画素の有機EL素子が形成される。そして、このTFT基板の周辺部には、TFT基板の少なくとも表示領域を覆って、封止基板が接合され、表示領域の存在する空間を乾燥した気密な空間に保持する。また、ビデオ信号や所定のクロック、電源などは、このパネルの外部から供給されるため、TFT基板の周辺に端子部が形成されている。このような表示装置は、携帯電話や、デジタルカメラその他の電気機器に搭載されてもよいし、テレビジョン装置やDVC再生表示装置などであってもよい。

## 【0049】

## 【発明の効果】

以上説明したように、本発明によれば、電流／電圧変換部によって、電流信号を電圧信号に変換して電圧信号をデータラインに供給する。従って、画素回路は、電圧信号により駆動される簡単な回路でよい。また、この画素回路が接続された状態で、電流信号に応じた電圧がデータラインにセットされるため、電圧信号を直接画素回路に供給する場合に比べて正確な画素回路の駆動が行える。

## 【図面の簡単な説明】

【図1】 実施形態の構成を示す図である。

【図2】 他の実施形態の構成を示す図である。

【図3】 さらに他の実施形態の構成を示す図である。

【図4】 さらに他の実施形態の構成を示す図である。

【図5】 さらに他の実施形態の構成を示す図である。

【図6】 実施形態の動作を説明するタイミングチャートである。

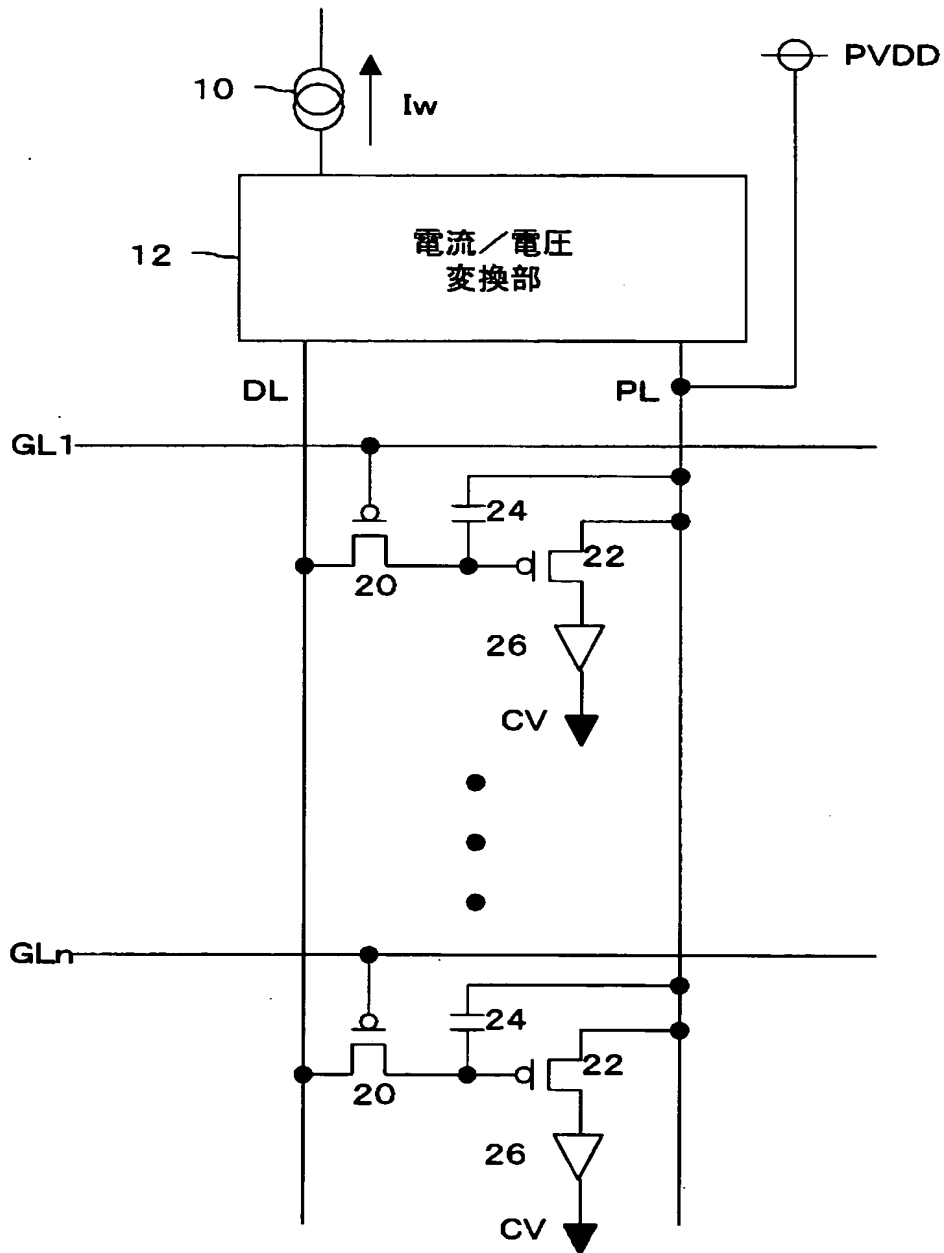
【図7】 さらに他の実施形態の構成を示す図である。

## 【符号の説明】

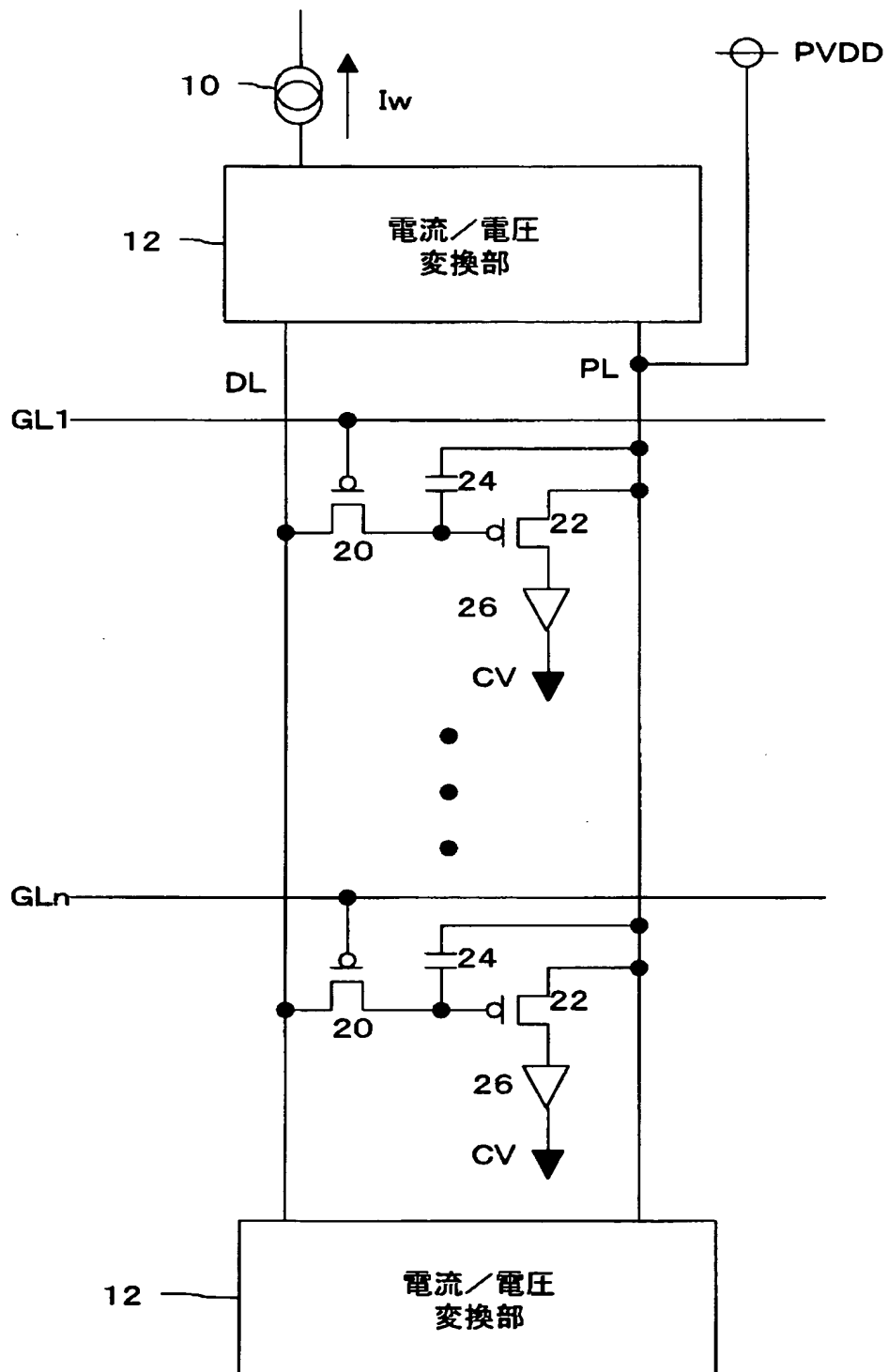
10 電流源、12 電流／電圧変換部、20 選択TFT、22 駆動TFT、24 補助容量、26 有機EL素子、40 シフトレジスタ、40 水平シフトレジスタ、46 ビデオデータ処理回路。

【書類名】 図面

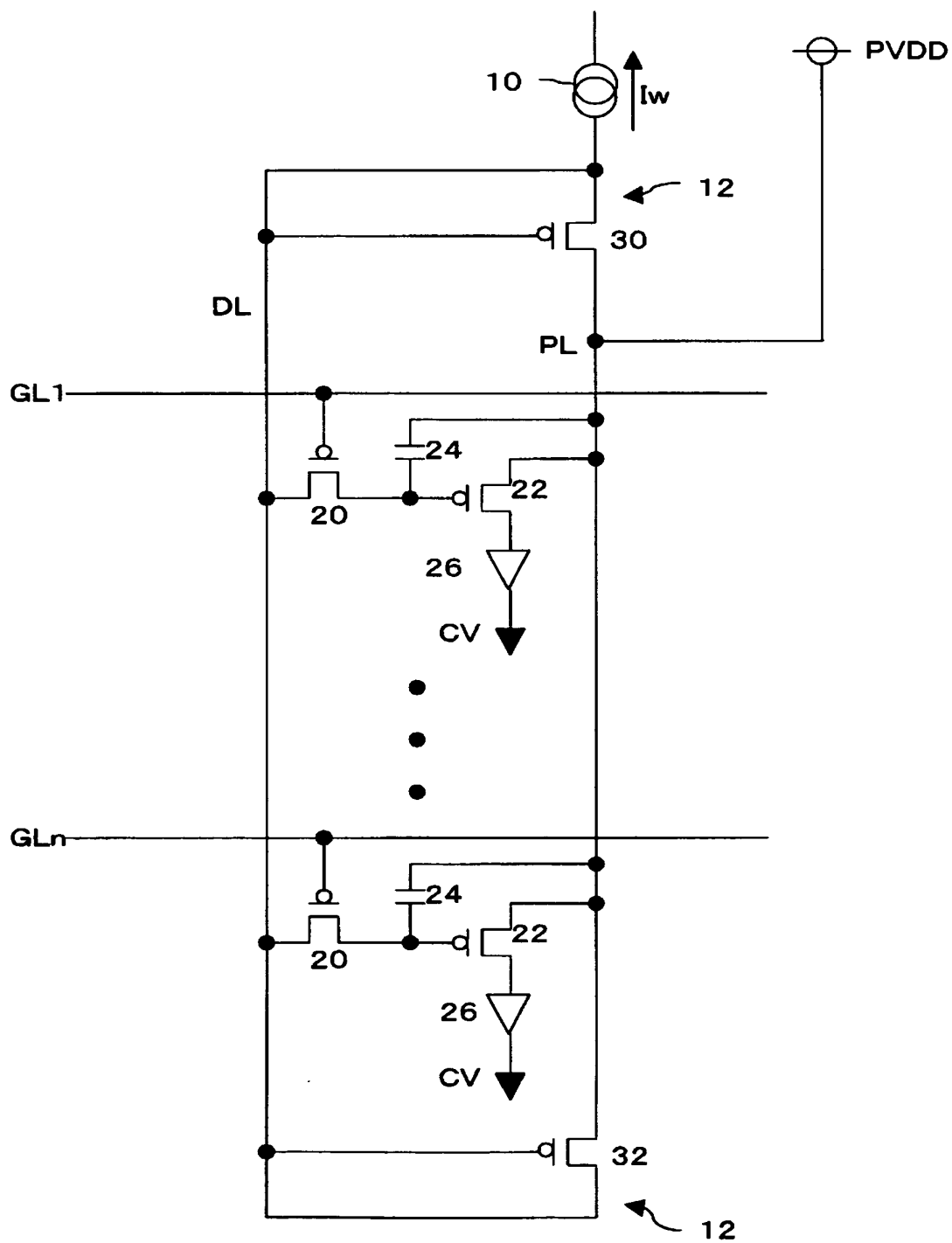
【図 1】



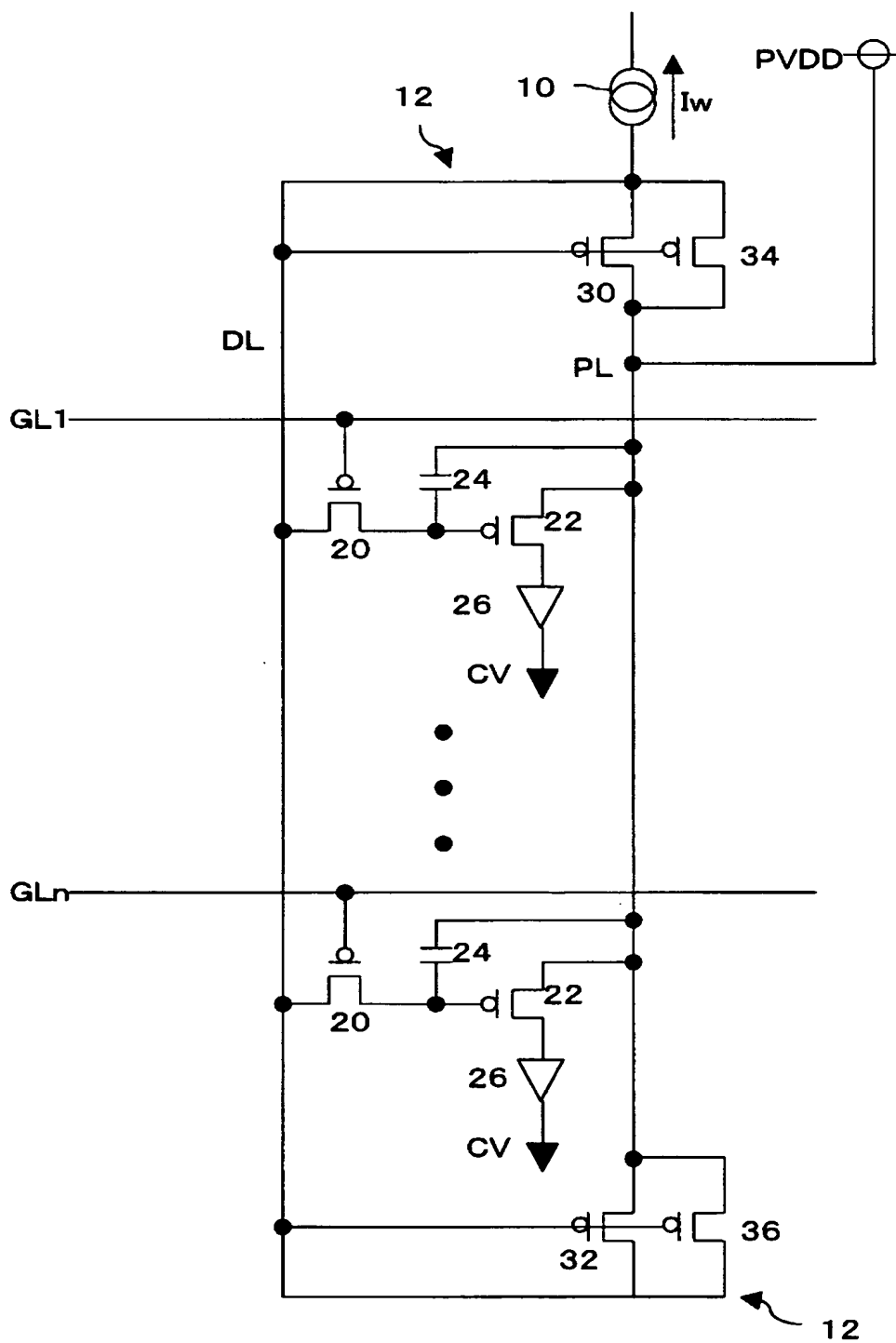
【図 2】



【図 3】

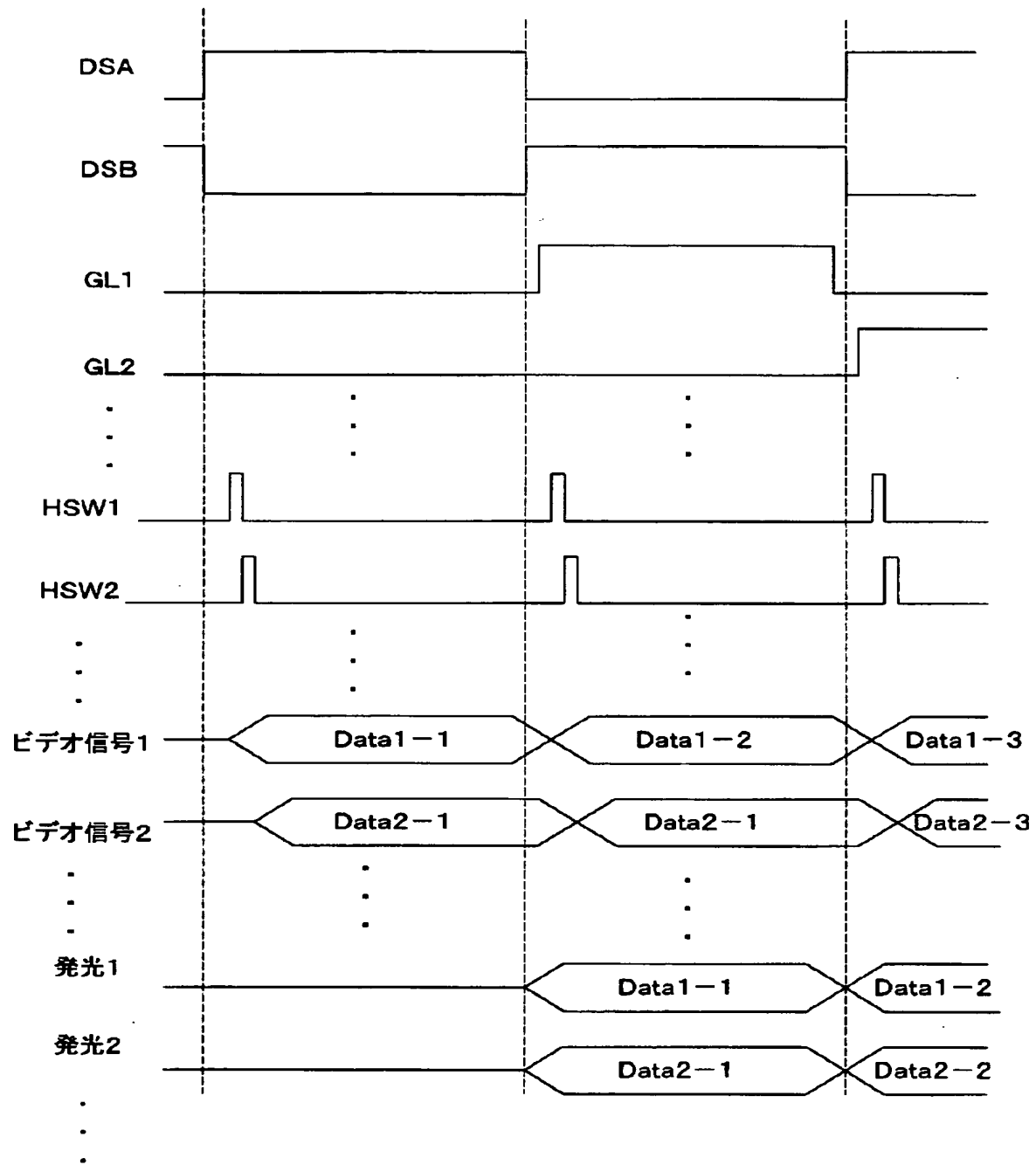


【図 4】





【図 6】







【書類名】 要約書

【要約】

【課題】 簡単な回路で正確な発光を制御する。

【解決手段】 各画素に選択 T F T 2 0、駆動 T F T 2 2、補助容量 2 4、有機 E L 素子 2 6 からなる画素回路を設ける。選択 T F T 2 0 をオンした状態で、電流／電圧変換部 1 2 にビデオ信号に対応する電流を流しながら、対応する電圧を出力して、補助容量 2 4 にその電圧を設定する。

【選択図】 図 1



特願 2 0 0 3 - 0 8 8 2 3 8

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 1 8 8 9 ]

1. 変更年月日	1 9 9 3 年 1 0 月 2 0 日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通 2 丁目 5 番 5 号
氏 名	三洋電機株式会社